

IV. TRANZYSTOR POLOWY

Cel ćwiczenia: Wyznaczenie charakterystyk statycznych tranzystora polowego złączonego.

Zagadnienia: zasada działania tranzystora FET

1. Wprowadzenie

Nazwa tranzystor pochodzi z języka angielskiego: *transistor* - “**trans**fering an electrical signal across a **resistor**” (transfer sygnału elektrycznego przez rezystancję).

Tranzystor bipolarny (BJT) jest zaworem, który jest sterowany prądowo: prąd bazy (I_B) steruje prądem kolektora (I_C). W tranzystorze tym w transporcie biorą udział elektrony i dziury.

Tranzystor polowy (FET) jest zaworem, który jest sterowany napięciowo: napięcie bramka – źródło (V_{GS}) steruje prądem drenu (I_D). W tranzystorze tym w transporcie biorą udział nośniki jednego typu: jeśli jest to tranzystor z kanałem typu n to są to elektrony zaś dla tranzystora z kanałem typu p – dziury.

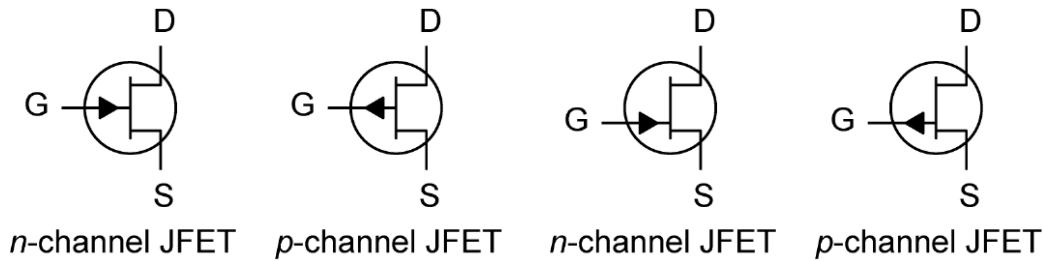
Jest to **tranzystor unipolarny, FET** (ang. *Field Effect Transistor*) - tranzystor, w którym sterowanie prądem odbywa się za pomocą pola elektrycznego. Zasadniczą częścią tranzystora polowego jest kryształ odpowiednio domieszkowanego półprzewodnika z dwiema elektrodami: **źródłem** (symbol S od angielskiej nazwy *source*) i **drenem** (D, ang. *drain*). Pomiędzy nimi tworzy się tzw. **kanal**, którym płynie prąd. Wzdłuż kanału umieszczona jest trzecia elektroda, zwana **bramką** (G, ang. *gate*). Elektrody te spełniają podobne funkcje jak odpowiadające im elektrody w tranzystorze bipolarnym. Kolektorowi C odpowiada dren D, emiterowi E odpowiada źródło S, a bazie B odpowiada bramka G. Różnica w stosunku do tranzystora bipolarnego polega na tym, że w tranzystorach FET przez bramkę nie płynie prąd, tak więc bramka jest izolowana od kanału źródło- dren. Dlatego impedancja wejściowa tych tranzystorów jest bardzo duża (10^{10} – 10^{15} Ω).

W tranzystorach epiplanarnych, jak również w przypadku układów scalonych, w których wytwarza się wiele tranzystorów na wspólnym kryształ, wykorzystuje się jeszcze czwartą elektrodę, tzw. **podłoże** (B, ang. *bulk* albo *body*), służącą do odpowiedniej polaryzacji podłoża.

Zwykle występują następujące tranzystory polowe: na bazie złącza p-n, (JFET), na bazie złącza metal – półprzewodnik (MESFET) oraz złącza metal-izolator-półprzewodnik (MOSFET). Różnica między tymi rozwiązaniami polega na sposobie, w jaki wykonana jest elektroda bramki. W tranzystorach złączowych bramkę stanowi złącze p-n spolaryzowane w kierunku zaporowym. Tranzystory JFET pracują przy $V_{GS} = 0$. W tranzystorach MESFET bramką jest metalowa elektroda, która jest tak dobrana, aby tworzyła z kanałem barierę Schottk’owego. Wreszcie w tranzystorach MOSFET bramkę stanowi metalowa elektroda, odizolowana od kanału warstwą izolatora – tlenku.

1.2.1 Tranzystor JFET

Na rys. 6 przedstawiono oznaczenia tych tranzystorów zaś na rys. 7a-7d zasadę ich działania.

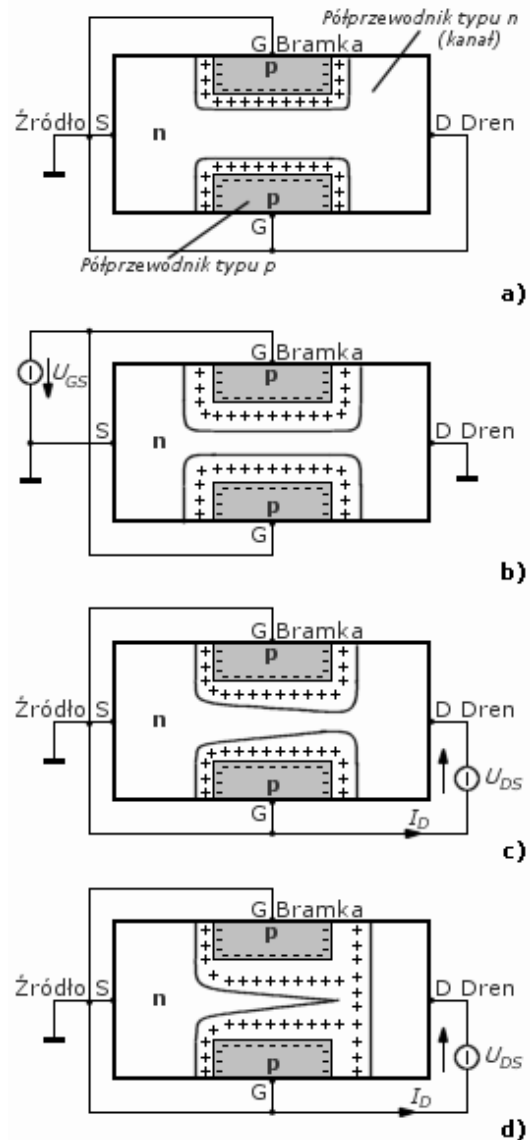


Rys. 6. Oznaczenia tranzystorów polowych złączowych. Te z bramką pośrodku są symetryczne, natomiast te z bramką od dołu – asymetryczne. Asymetria dotyczy rozmieszczenia źródła i drenu w strukturze.

Rys 7a). Obszar półprzewodnika występujący między drenem i źródłem stanowi kanał, przez który płynie prąd i którego rezystancję można zmieniać przez zmianę przekroju kanału. Zmianę przekroju kanału uzyskuje się przez rozszerzenie lub zwężenie warstwy zaporowej złącza p-n, a więc przez zmianę napięcia U_{GS} polaryzującego to złącze w kierunku zaporowym.

Rys. 7b) Pod wpływem napięcia U_{GS} polaryzującego zaporowo złącze p-n, warstwa zaporowa rozszerzy się, przekrój kanału zmniejszy się, a jego rezystancja wzrośnie. Łatwo można sobie wyobrazić, że dalsze zwiększanie napięcia U_{GS} w kierunku zaporowym powoduje, że warstwy zaporowe połączą się i kanał zostanie zamknięty, a jego rezystancja będzie bardzo duża. Można powiedzieć, że tranzystor JFET jest swego rodzaju rezystorem sterowanym napięciowo.

Rys. 7c). Gdy doprowadzone jest napięcie U_{DS} między dren i źródło, przy zachowaniu tego samego potencjału bramki i źródła, w pobliżu drenu warstwa zaporowa jest szersza niż w pobliżu źródła. Jest to spowodowane tym, że złącze p-n wzdłuż kanału jest polaryzowane różnymi napięciami. Do

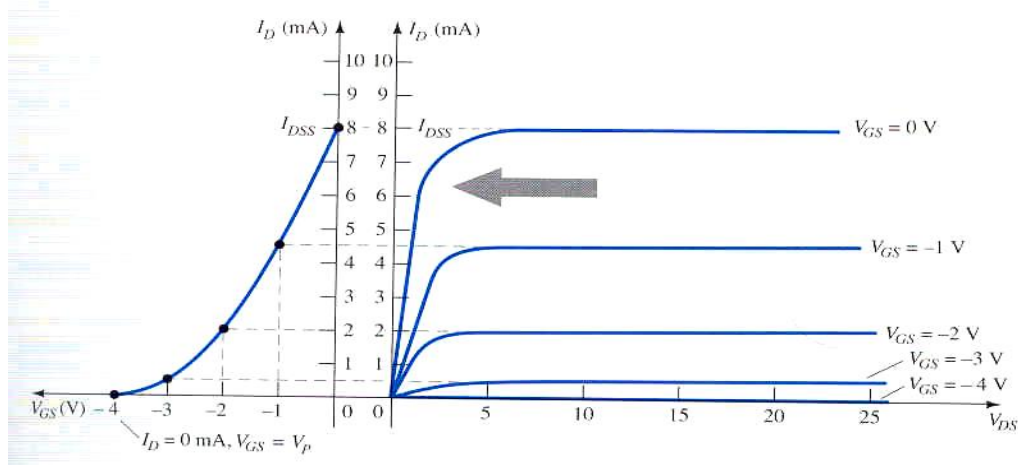


Rys 7. Tranzystor JFET –zasada działania

stałego napięcia U_{GS} dodaje się spadek napięcia występujący między danym punktem kanału a źródłem S.

Rys. 7d). Dalszy wzrost napięcia U_{DS} powoduje dalsze rozszerzanie warstwy zaporowej aż do zamknięcia kanału, co powoduje stan nasycenia. W takiej sytuacji dalszy wzrost napięcia U_{DS} nie będzie powodował praktycznie dalszego wzrostu prądu drenu I_D , gdyż warstwa zaporowa będzie się rozszerzała w kierunku drenu, a spadek napięcia w kanale pozostanie praktycznie stały.

Rys. 8 przedstawia przykładowe charakterystyki statyczne tranzystora JFET.



Rys. 8. Przykładowe charakterystyki statyczne tranzystora JFET. Gdy $V_{GS} = 0$, $I_D = I_{DSS}$ i gdy $V_{GS} = V_P$, $I_D = 0$ mA, gdzie I_{DSS} i V_P są stałe i V_{GS} jest ustawiane.

a) Obszary pracy tranzystora JFET:

-obszar odcięcia: Tranzystor jest wyłączony. Nie ma przepływu prądu ($I_D = 0$) przez kanał. Dzieje się to gdy napięcie źródło - dren spełnia warunek: $V_{GS} > V_P$

-obszar aktywny, lub nasycenia: Tranzystor jest włączony. Prąd drenu jest kontrolowany przez V_{GS} , niezależny od V_{DS} . W tym obszarze tranzystor może pracować jako wzmacniacz:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (8)$$

-obszar omowy: tranzystor jest włączony ale pracuje jak rezystor o oporności kontrolowanej napięciem. Dzieje się to wówczas, gdy napięcie V_{DS} jest mniejsze niż w obszarze aktywnym. Prąd drenu jest proporcjonalny do napięcia V_{DS} i jest kontrolowany przez napięcie bramki V_{GS} .

b) Parametry tranzystora JFET

I_{DSS} – prąd drenu w obszarze aktywnym przy $V_{GS} = 0$. (źródło zwarte z bramką)

V_P – napięcie docięcia; minimalna wartość V_{GS} przy której przestaje płynąć prąd drenu ($I_D = 0$). V_P jest ujemne dla kanału n i dodatnie dla kanału p .

g_m – transkonduktancja; zmiana I_D ze względu na V_{GS} przy stałej wartości V_{DS} .

$$g_m = \left. \frac{\partial I_D}{\partial U_{VS}} \right|_{V_{DS}} \quad (9)$$

g_{DS} - konduktancja wyjściowa; zmiana I_D ze względu na V_{DS} przy stałej wartości V_{GS}

$$g_{DS} = \left. \frac{\partial I_D}{\partial U_{DS}} \right|_{V_{GS}} \quad (10)$$

1.2.2 Tranzystor MOSFET

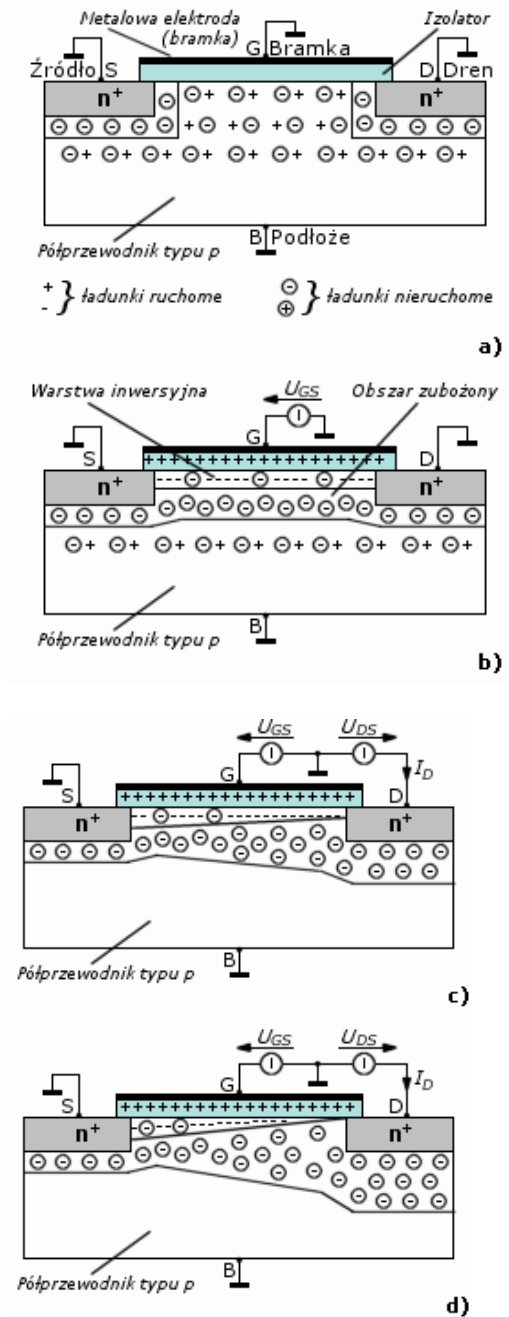
Rys. 9a) Polaryzacja drenu i bramki jest zerowa czyli $U_{DS}=0$ i $U_{GS}=0$. W takim przypadku struktura złożona z obszarów półprzewodnika typu n^+ (dren i źródło) rozdzielonych półprzewodnikiem typu p (podłoże) zachowuje się tak jak dwie diody połączone ze sobą szeregowo przeciwstawnie (anodami do siebie).

Rys. 9b) Gdy bramka jest spolaryzowana napięciem $U_{GS}>0$, dodatni ładunek spolaryzowanej bramki indukuje pod jej powierzchnią ładunek przestrzenny, który składa się z elektronów swobodnych o dużej koncentracji powierzchniowej (tzw. warstwa inwersyjna) i głębiej położonej warstwy ładunku przestrzennego jonów akceptorowych, z której wypchnięte zostały dziury. W takiej sytuacji zostaje utworzone połączenia elektryczne między drenem i źródłem w postaci kanału (warstwa inwersyjna). Przewodność tego połączenia zależy od koncentracji elektronów w indukowanym kanale, a więc od napięcia U_{GS} .

Rys. 9c). Jeżeli teraz zostanie podwyższony potencjał drenu $U_{DS}>0$ to popłynie prąd drenu I_D tym większy im większe będzie napięcie U_{DS} . Zależność prądu drenu I_D od napięcia drenu U_{DS} nie jest jednak liniowa. Jest to spowodowane tym, że napięcie wzdłużne U_{DS} zmienia stan polaryzacji bramki. Im bliżej drenu tym różnica potencjałów między bramką i podłożem jest mniejsza, a kanał płytszy.

Rys. 9d). Ze wzrostem U_{DS} całkowita rezystancja kanału rośnie i wzrost prądu jest więc mniejszy niż proporcjonalny. Przy $U_{DS}=U_{GS}$ kanał w pobliżu drenu przestaje istnieć i prąd drenu ulegnie nasyceniu. Dalszy wzrost napięcia drenu U_{DS} będzie powodował tylko nieznaczne zmiany prądu drenu I_D .

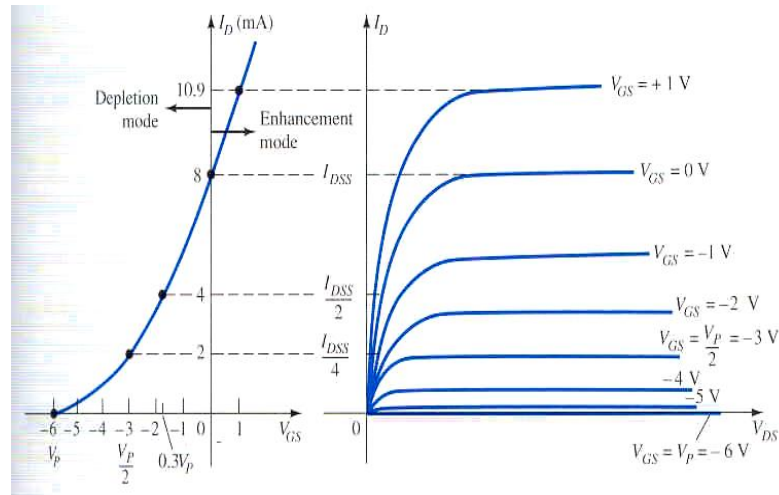
**W technologii MOSFET tranzystory są produkowane w formie trzech warstw. Dolna warstwa to płytka wycięta z monokryształu krzemu lub krzemu domieszkowanego germanem. Na płytkę tę napyla się bardzo cienką warstwę krzemionki lub innego tlenku metalu lub*



Rys.9. Zasada działania tranzystora MOSFET

półmetal, która pełni funkcję izolatora. Warstwa ta musi być ciągła (bez dziur), ale jak najcieńsza. Obecnie w najbardziej zaawansowanych technologicznie procesorach warstwa ta ma grubość równą pięciu cząsteczek tlenu. Na warstwę tlenu napyla się z kolei bardzo cienką warstwę dobrze przewodzącego metalu (np. złota).

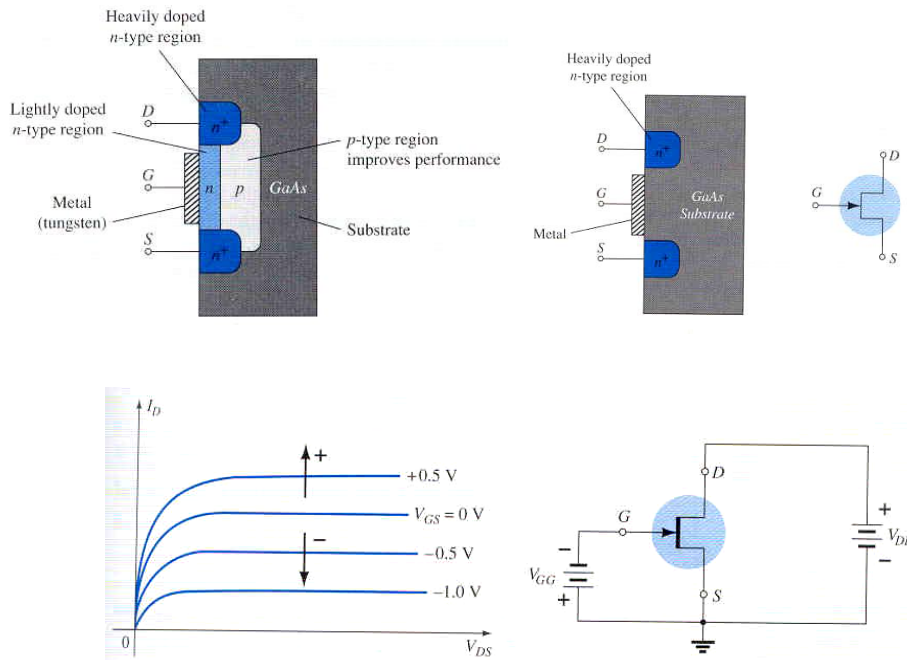
Na rys. 10 przedstawiono przykładowe charakterystyki prądowo-napięciowe dla tranzystora polowego typu MOSFET.



Rys.10.Charakterystyki $I_D = f(U_{GS})$ oraz $I_D = f(U_{DS})$ dla tranzystora polowego MOSFET.

1.2.3 Tranzystor MESFET

Struktura tranzystora MESFET:



Rys.11.Charakterystyki $I_D = f(U_{GS})$ oraz $I_D = f(U_{DS})$ dla tranzystora polowego MESFET.